

Express Mail Label No. EL629488303US  
PATENT  
36856.527

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: Yasuhiro NAKATA and Keishiro AMAYA Serial No.: Currently unknown Filing Date: Concurrently herewith <b>For: CONDUCTOR PATTERN AND ELECTRONIC COMPONENT HAVING THE SAME</b>	
--	--

**TRANSMITTAL OF PRIORITY DOCUMENTS**

ASSISTANT COMMISSIONER FOR PATENTS  
Washington, D.C. 20231

Dear Sir:

Enclosed herewith is a certified copy of each of Japanese Patent Application No. **2000-214908** filed **July 14, 2000**, from which priority is claimed under 35 U.S.C. 119 and Rule 55b. Acknowledgement of the priority document is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

Date: July 12, 2001

  
Attorneys for Applicant(s)

Joseph R. Keating  
Registration No. 37,368

Christopher A. Bennett  
Registration No. 46,710

**KEATING & BENNETT LLP**  
10400 Eaton Place, Suite 312  
Fairfax, VA 22030  
(703) 385-5200

日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT

#5  
J1036 U.S. PTO  
09/903792  
07/12/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

2000年 7月14日

出 願 番 号  
Application Number:

特願2000-214908

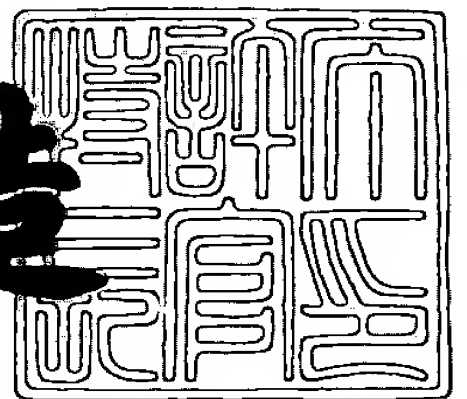
出 願 人  
Applicant (s):

株式会社村田製作所

2001年 4月 6日

特 許 庁 長 官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2001-3026040

【書類名】 特許願

【整理番号】 MU11632-01

【提出日】 平成12年 7月14日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 3/00  
H01F 17/00

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田  
製作所内

【氏名】 中田 泰弘

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田  
製作所内

【氏名】 天谷 圭司郎

【特許出願人】

【識別番号】 000006231

【氏名又は名称】 株式会社村田製作所

【代理人】

【識別番号】 100091432

【弁理士】

【氏名又は名称】 森下 武一

【手数料の表示】

【予納台帳番号】 007618

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9004894

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 導体パターンおよび該導体パターンを備えた電子部品

【特許請求の範囲】

【請求項 1】 基板上に感光性導電ペーストを塗布し、露光、現像、焼成してなる、直線部とこれに連なるコーナ部を有する導体パターンにおいて、

前記導体パターンの横断面の底面幅が表面幅以下で、かつ、前記コーナ部の横断面の底面幅が前記直線部の横断面の底面幅より大きいことを特徴とする導体パターン。

【請求項 2】 前記コーナ部の横断面の底面幅がコーナ部の導体厚みの 1. 0 7 倍以上であることを特徴とする請求項 1 記載の導体パターン。

【請求項 3】 前記コーナ部の横断面の底面幅がコーナ部の導体厚みの 1. 5 倍以上であることを特徴とする請求項 1 記載の導体パターン。

【請求項 4】 前記直線部の横断面の底面幅が直線部の導体厚みの 0. 6 7 倍より大きいことを特徴とする請求項 1 ないし請求項 3 記載の導体パターン。

【請求項 5】 基板の表面に感光性導電ペーストを塗布し、感光、現像、焼成してなる、直線部とこれに連なるコーナ部を有する導体パターンを備えた電子部品において、前記導体パターンが請求項 1 ないし請求項 4 記載の導体パターンのいずれか一つであることを特徴とする電子部品。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、導体パターンおよび該導体パターンを備えた電子部品に関する。

【0 0 0 2】

【従来の技術】

従来、導電ペーストの印刷によって形成したインダクタ用導体パターンは、パターン幅の細いものが得られず、また、狭偏差のインダクタにも適しないものとされてきた。そこで、狭偏差のインダクタを製造する場合には、スパッタリング法により導電薄膜を形成し、フォトリソグラフィとエッチングの組み合わせによってインダクタ用導体パターンを形成した後、さらに、めっきにより膜厚を厚く

して、狭偏差でかつQ値の高いインダクタ用導体パターンを形成していた。しかしながら、めっき工程の採用は製造時間が長くなり、製造コストも高くなるという問題があった。

【 0 0 0 3 】

ところで、近年、導体パターンを形成する方法として、感光性導電ペーストを用いる方法が提案されている。この方法では、感光性導電ペーストを塗布し、露光、現像、焼成して導体パターンを形成する。

【 0 0 0 4 】

【発明が解決しようとする課題】

ところが、インダクタ用導体パターン幅とパターン間隔を狭くして、かつ、必要なQ値と直流抵抗値を得るために導体厚みを厚くして、アスペクト比を大きくすると、焼成時に渦巻き状のインダクタ用導体パターンのコーナ部が基板から剥がれて浮いてしまうという不具合が発生する。これは、感光性導電ペーストを用いた場合に生じる、導体パターンの横断面形状と焼成時の収縮応力に原因がある。

【 0 0 0 5 】

つまり、露光時の紫外線などの光は、感光性導電ペースト内を進むにつれて減衰し、感光性導電ペーストの下部が露光されにくくなる。従って、光硬化したエリアは下方向に進むにつれて小さくなり、図14に示すように、現像後の導体パターン31の横断面形状は、通常、逆台形となりやすい。また、導体パターン31の焼成後の収縮率は70%程度であり、基板30と導体パターン31の接触面積はさらに小さくなる。従って、基板30と導体パターン31の接触面積は比較的小さく、基板30と導体パターン31の接合強度も比較的小さい。

【 0 0 0 6 】

一方、図15に示すように、直線部32aとコーナ部32bを有するインダクタ用導体パターン32の場合、焼成時に、直線部32aに大きな収縮応力K1が発生する。この直線部32aの収縮応力K1によって、コーナ部32bにはパターン幅方向に大きな引張り応力K2が加わり、コーナ部32bが基板30から剥がれて浮くことがある。（図14の右側の導体パターン31参照）。

## 【 0 0 0 7 】

そこで、本発明の目的は、コーナ部が基板から剥がれて浮いてしまう現象を抑えることができる導体パターンおよび該導体パターンを備えた電子部品を提供することにある。

## 【 0 0 0 8 】

## 【課題を解決するための手段と作用】

以上の目的を達成するため、本発明に係る導体パターンは、基板上に感光性導電ペーストを塗布し、露光、現像、焼成してなる、直線部とこれに連なるコーナ部を有する導体パターンであって、導体パターンの横断面の底面幅が表面幅以下で、かつ、コーナ部の横断面の底面幅が直線部の横断面の底面幅より大きいことを特徴とする。

## 【 0 0 0 9 】

より具体的には、コーナ部の横断面の底面幅をコーナ部の導体厚みの1.07倍以上、より好ましくは1.5倍以上に設定している。さらに、直線部の横断面の底面幅を直線部の導体厚みの0.67倍より大きく設定している。

## 【 0 0 1 0 】

以上の構成により、導体パターンのコーナ部の底面幅が直線部の底面幅より太くなり、コーナ部と基板の接触面積が従来より大きくなる。従って、導体パターンのコーナ部が基板から浮くなどの不具合が解消される。

## 【 0 0 1 1 】

また、本発明に係る電子部品は、基板の表面に感光性導電ペーストを塗布し、感光、現像、焼成してなる、直線部とこれに連なるコーナ部を有する導体パターンを備えた電子部品であって、導体パターンが前述の特徴を有する導体パターンのいずれか一つであることを特徴とする。以上の構成により、信頼性の高い電子部品が得られる。

## 【 0 0 1 2 】

## 【発明の実施の形態】

以下、本発明に係る導体パターンおよび該導体パターンを備えた電子部品の実施形態について添付図面を参照して説明する。本実施形態は、インダクタ用導体

パターンおよびインダクタを例にして説明する。

【 0 0 1 3 】

図 1 に示すように、インダクタ用導体パターン 5 は、渦巻形状をしており、直線部 5 a とこれに連なるコーナ部 5 b を有している。そして、このインダクタ用導体パターン 5 は、図 2 に示すように、その横断面の底面幅  $W_1$  が表面幅  $W_2$  以下である。さらに、コーナ部 5 b の横断面の底面幅  $W_1$  は直線部 5 a の横断面の底面幅  $W_1$  より太くなるように設定されている。従って、コーナ部 5 b と基板の接触面積が従来より広くなり、コーナ部 5 b と基板の接合強度が従来と比較して大きくなる。この結果、インダクタ用導体パターン 5 は、焼成時に、コーナ部 5 b が基板から剥がれにくい。

【 0 0 1 4 】

このインダクタ用導体パターン 5 は、以下のようにして形成される。

図 3 に示すように、基板 1 の上面の略全面に、感光性導電ペースト 2 を印刷法などの方法により塗布し、乾燥して膜状にする。本実施形態では、感光性導電ペースト 2 の乾燥後の目標厚みは  $1.5 \mu\text{m}$  とした。基板 1 の材料としては、ガラス、ガラスセラミック、アルミナ、フェライトなどが用いられる。感光性導電ペースト 2 の材料としては、Ag, Cuなどが使用される。

【 0 0 1 5 】

次に、図 4 および図 5 に示すように、基板 1 の上面に、所定の画像パターン 3 a がマトリックス状に配置されているフォトマスク 3 を被せ、紫外線 B を照射して、感光性導電ペースト 2 の所望の部分を光硬化させる（露光工程）。このとき、紫外線 B は感光性導電ペースト 2 の下部に達しにくいため、図 5 に示すように、光硬化したエリア 2 a は下部に進むにつれて小さくなる。なお、フォトマスク 3 の不透光部 3 b によって紫外線 B が遮られたエリア 2 c は、光未硬化エリアとなる。フォトマスク 3 の画像パターン 3 a は、直線部のライン幅よりコーナ部のライン幅の方が太くなっている。

【 0 0 1 6 】

次に、基板 1 の上面に現像液をスプレー噴射して、感光性導電ペースト 2 を現像する。こうして、現像液で感光性導電ペースト 2 の光未硬化エリア 2 c を除去



する。残った感光性導電ペースト 2 は、図 1 に示した渦巻形状のインダクタ用導体パターン 5 とされる。インダクタ用導体パターン 5 の横断面形状は、通常、逆台形となる。ただし、導体パターン 5 の横断面形状は、矩形であってもよい。各インダクタ用導体パターン 5 は、図 6 に示すように、基板 1 上にマトリックス状に配置されている。

## 【 0 0 1 7 】

この後、高温（例えば 8 0 0 °C）で処理してインダクタ用導体パターン 5 を焼成する。このとき、図 1 に示すように、導体パターン 5 の直線部 5 a に大きな収縮応力 K 1 が発生する。この直線部 5 a の収縮応力 K 1 によって、コーナ部 5 b には大きな引張り応力 K 2 が加わる。しかし、導体パターン 5 のコーナ部 5 b は、その横断面の底面幅 W 1 が直線部 5 a の横断面の底面幅 W 1 より太く、コーナ部 5 b と基板 1 との接合強度が大きいので、引張り応力 K 2 が加わっても、コーナ部 5 b は基板 1 から剥がれない。

## 【 0 0 1 8 】

さらに、図 7 に示すように、インダクタ用導体パターン 5 を形成した基板 1 の上面の略全面に感光性絶縁ペースト 8 を印刷法などの方法により塗布し、乾燥して膜状にする。感光性絶縁ペースト 8 の材料としては、ポリイミド樹脂などが使用される。

## 【 0 0 1 9 】

次に、図 8 に示すように、基板 1 の上面に所定の画像パターン 9 a が形成されたフォトマスク 9 を被せ、紫外線などを照射して感光性絶縁ペースト 8 のビアホール形成部分以外の部分を硬化させる（露光工程）。この後、基板 1 を前記インダクタ用導体パターン 5 の現像条件と略同様の条件で現像する。こうして、現像液で感光性絶縁ペースト 8 の不要な部分を除去してビアホール 1 1（図 9 参照）を形成する。残った感光性絶縁ペースト 8 は絶縁膜 1 0 とされる。この後、高温で処理してビアホール 1 1 を有する絶縁膜 1 0 を焼成する。ビアホール 1 1 には、インダクタ用導体パターン 5 の一端部が露出している。

## 【 0 0 2 0 】

次に、図 1 0 に示すように、ビアホール 1 1 を形成した絶縁膜 1 0 の上面の略

全面に感光性導電ペースト 1 5 を印刷法などの方法により塗布し、乾燥して膜状にする。次に、図 1 1 に示すように、基板 1 の上面に、所定の画像パターン 1 6 a がマトリックス状に配置されているフォトマスク 1 6 を被せ、紫外線を照射して、感光性導電ペースト 1 5 の所望の部分を硬化させる（露光工程）。

【 0 0 2 1 】

次に、基板 1 を前記インダクタ用導体パターン 5 の現像手順と同様の手順で現像する。こうして、現像液で感光性導電ペースト 1 5 の所望の部分以外の不要な部分を除去する（現像工程）。残った感光性導電ペースト 1 5 は図 1 2 に示すように、渦巻形状のインダクタ用導体パターン 1 7 とされる。それぞれのインダクタ用導体パターン 1 7 は、その一端部がビアホール 1 1 を介してインダクタ用導体パターン 5 の一端部に電氣的に接続している。

【 0 0 2 2 】

以下、同様にして、絶縁膜とインダクタ用導体パターンを交互に積層する。インダクタ用導体パターン 5, 1 7 などは絶縁膜 1 0 に形成されたビアホール 1 1 を介して電氣的に直列に接続され、コイルを構成する。そして、最上層に保護膜を積層した後、この基板 1 を製品サイズ（チップ）毎に切り出す。図 1 3 に示すように、切り出されたチップ 2 2 の両端部に、塗布法、スパッタリング法、あるいは湿式めっき法などの方法を用いて外部電極 2 3, 2 4 を形成する。この外部電極 2 3, 2 4 はコイルの両端部にそれぞれ電氣的に接続される。こうして、多層インダクタ 2 5 が得られる。

【 0 0 2 3 】

なお、本発明に係る導体パターンおよび該導体パターンを備えた電子部品は、前記実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。特に、前記実施形態はインダクタ用導体パターンを例にして説明したが、必ずしもこれに限るものではなく、ストリップラインパターンなどの各種電子部品の導体パターンにも本発明を適用することができる。

【 0 0 2 4 】

【実施例】

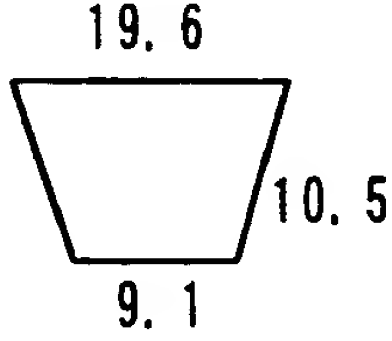
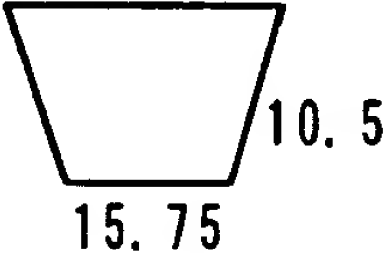
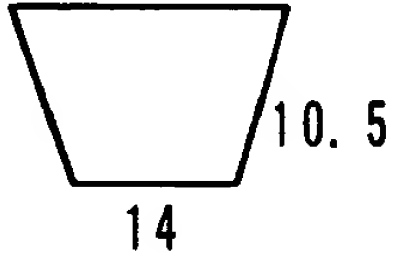
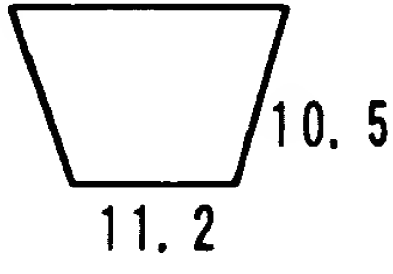
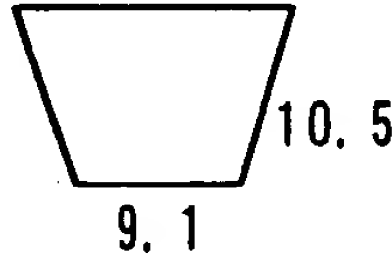
前記実施形態の露光工程において、フォトマスク 3 として、画像パターン 3 a

の直線部のライン幅を  $25\mu\text{m}$  とし、ライン間隔を  $15\mu\text{m}$  とするとともに、コーナ部のライン幅を種々変えたものを使って露光した場合のインダクタ用導体パターン 5 の評価結果を表 1 に示す。評価は、焼成時におけるインダクタ用導体パターン 5 のコーナ部 5 b の剥がれと、得られた多層インダクタ 2 5 の耐湿負荷後の Q 劣化とを行った。Q 劣化は、多層インダクタ 2 5 に耐湿負荷 ( $70^{\circ}\text{C}$ 、 $95\% \text{RH}$ 、 $2000$  時間) をかけた後の Q が、初期値の  $\pm 10\%$  以内であれば合格とした。表 1 には、比較のために、コーナ部のライン幅と直線部のライン幅とが等しい画像パターン 3 a を使用して露光した場合の評価結果も併せて記載している。

【 0 0 2 5 】

【表 1】

表 1

	実施例 1	実施例 2	実施例 3	従来例
焼成後の 直線部の 横断面 寸法 ( $\mu\text{m}$ )				
焼成後の コーナ部の 横断面 寸法 ( $\mu\text{m}$ )				
底面幅 ／ 導体厚み	1 . 5	1 . 3 3	1 . 0 7	0 . 8 7
剥がれ	無	無	無	有
耐湿負荷 後の Q劣化	0 ／ 1 0 0	1 ／ 1 0 0	3 ／ 1 0 0	

## 【0026】

表 1 より、インダクタ用導体パターン 5 のコーナ部 5 b の横断面の底面幅  $W_1$  を導体厚み  $D$  の 1 . 0 7 倍以上に設定したときには、コーナ部 5 b の剥がれを抑えることができるとともに、Q劣化も少ないことがわかった。特に、コーナ部 5 b の横断面の底面幅  $W_1$  を導体厚み  $D$  の 1 . 5 倍以上に設定したときには、Qの劣化はみられなかった。

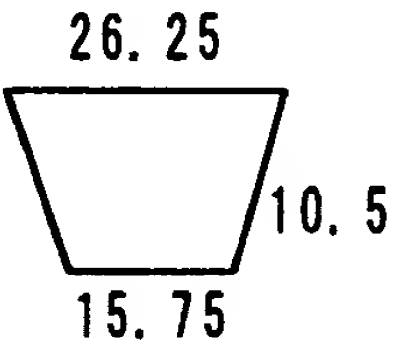
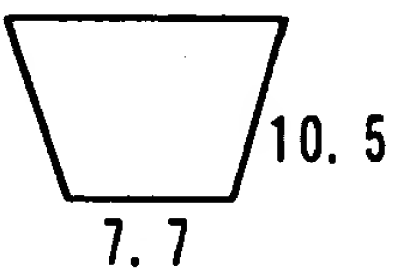
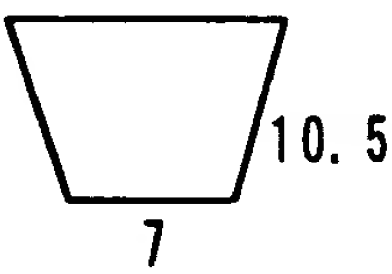
【 0 0 2 7 】

さらに、インダクタ用導体パターン 5 の直線部 5 a の底面幅 W 1 を細くし過ぎると、焼成後に直線部 5 a の蛇行が発生しやすい。そこで、これを抑えるため、直線部 5 a の底面幅 W 1 と導体厚み D との関係を評価した。評価結果を表 2 に示す。

【 0 0 2 8 】

【 表 2 】

表 2

	実 施 例 4	実 施 例 5
焼成後の コーナ部の 横断面 寸法 ( $\mu\text{m}$ )		
焼成後の 直線部の 横断面 寸法 ( $\mu\text{m}$ )		
底面幅 ／ 導体厚み	0 . 7 3	0 . 6 7
蛇 行	無	有

【 0 0 2 9 】

表 2 より、直線部 5 a の底面幅 W 1 を導体厚み D の 0 . 6 7 倍より大きく設定

することにより、直線部 5 a の蛇行が抑えられることがわかった。

【 0 0 3 0 】

【発明の効果】

以上の説明で明らかなように、本発明によれば、コーナ部の横断面の底面幅を、直線部の横断面の底面幅より大きくしたので、コーナ部と基板の接触面積が従来より大きくなり、コーナ部が基板から剥がれにくい導体パターンを得ることができる。この結果、電子部品の信頼性を向上させることができる。

【図面の簡単な説明】

【図 1】

本発明に係る導体パターンの一実施形態を示す平面図。

【図 2】

図 1 の I I - I I 断面図。

【図 3】

図 1 に示した導体パターンの製造手順を示す斜視図。

【図 4】

図 3 に続く製造手順を示す斜視図。

【図 5】

図 4 に続く製造手順を示す断面図。

【図 6】

図 5 に続く製造手順を示す斜視図。

【図 7】

図 6 に続く製造手順を示す斜視図。

【図 8】

図 7 に続く製造手順を示す斜視図。

【図 9】

図 8 に続く製造手順を示す斜視図。

【図 1 0】

図 9 に続く製造手順を示す斜視図。

【図 1 1】

図 1 0 に続く製造手順を示す斜視図。

【図 1 2】

図 1 1 に続く製造手順を示す斜視図。

【図 1 3】

図 1 2 に続く製造手順を示す斜視図。

【図 1 4】

従来の導体パターンを示す断面図。

【図 1 5】

図 1 4 に示した導体パターンの平面図。

【符号の説明】

1 …基板

2, 1 5 …感光性導電ペースト

5, 1 7 …インダクタ用導体パターン

5 a …直線部

5 b …コーナ部

2 5 …多層インダクタ

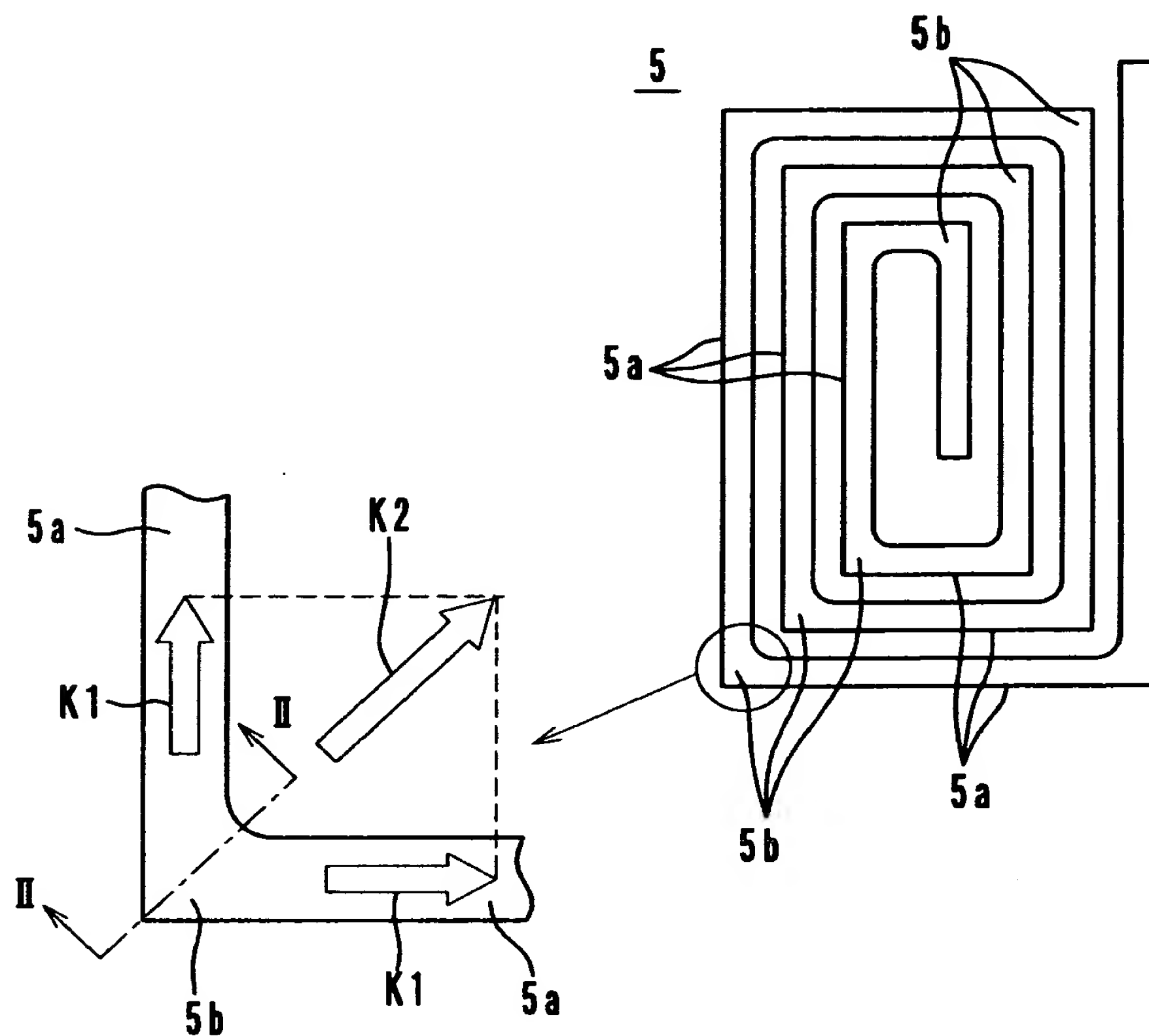
W 1 …底面幅

W 2 …表面幅

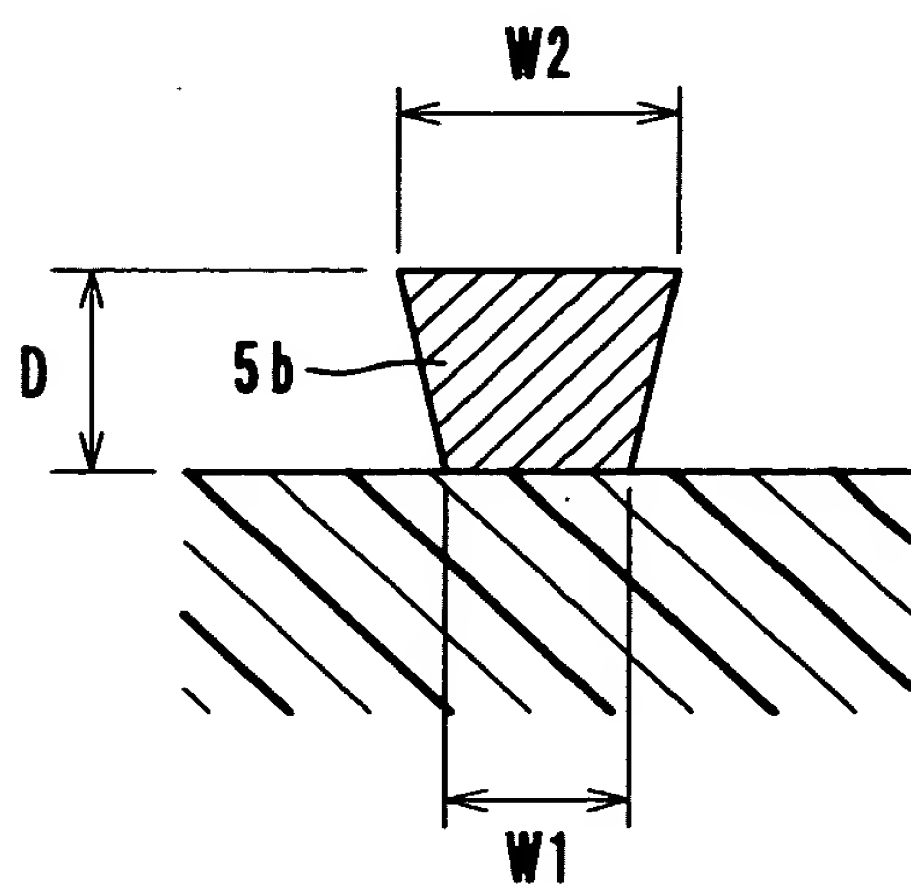
D …導体厚み

【書類名】 図面

【図 1】

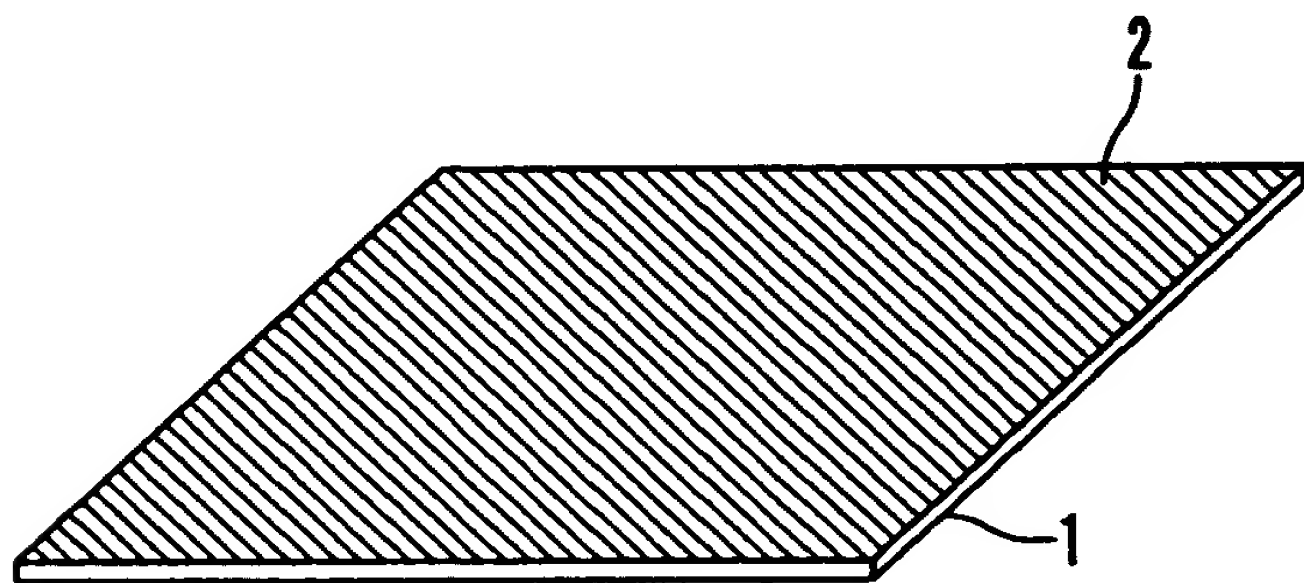


【図 2】

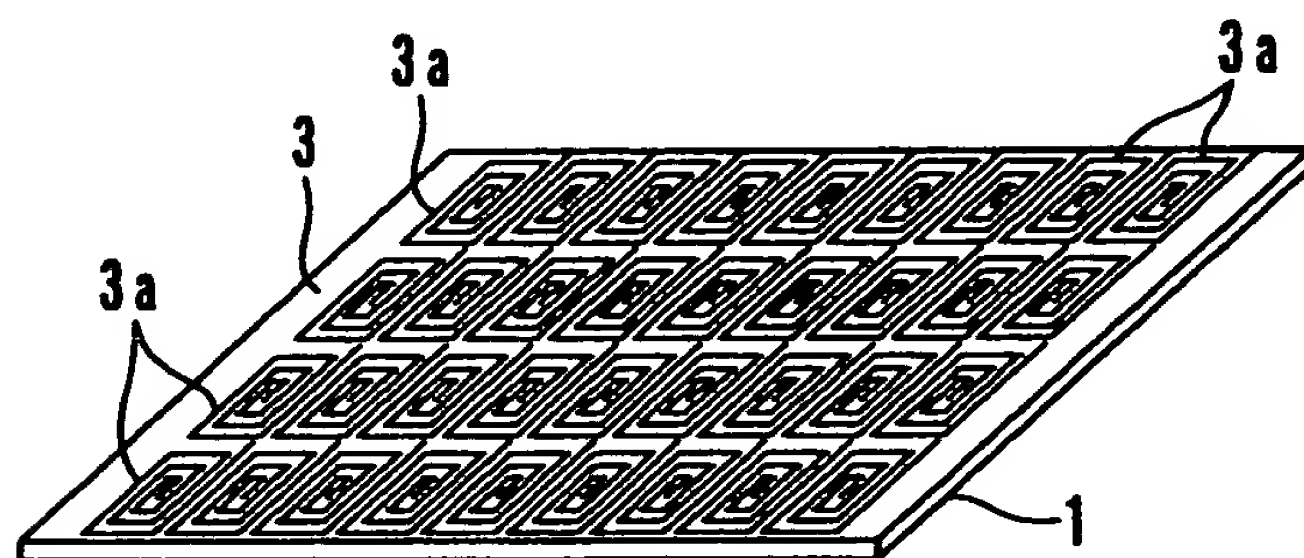




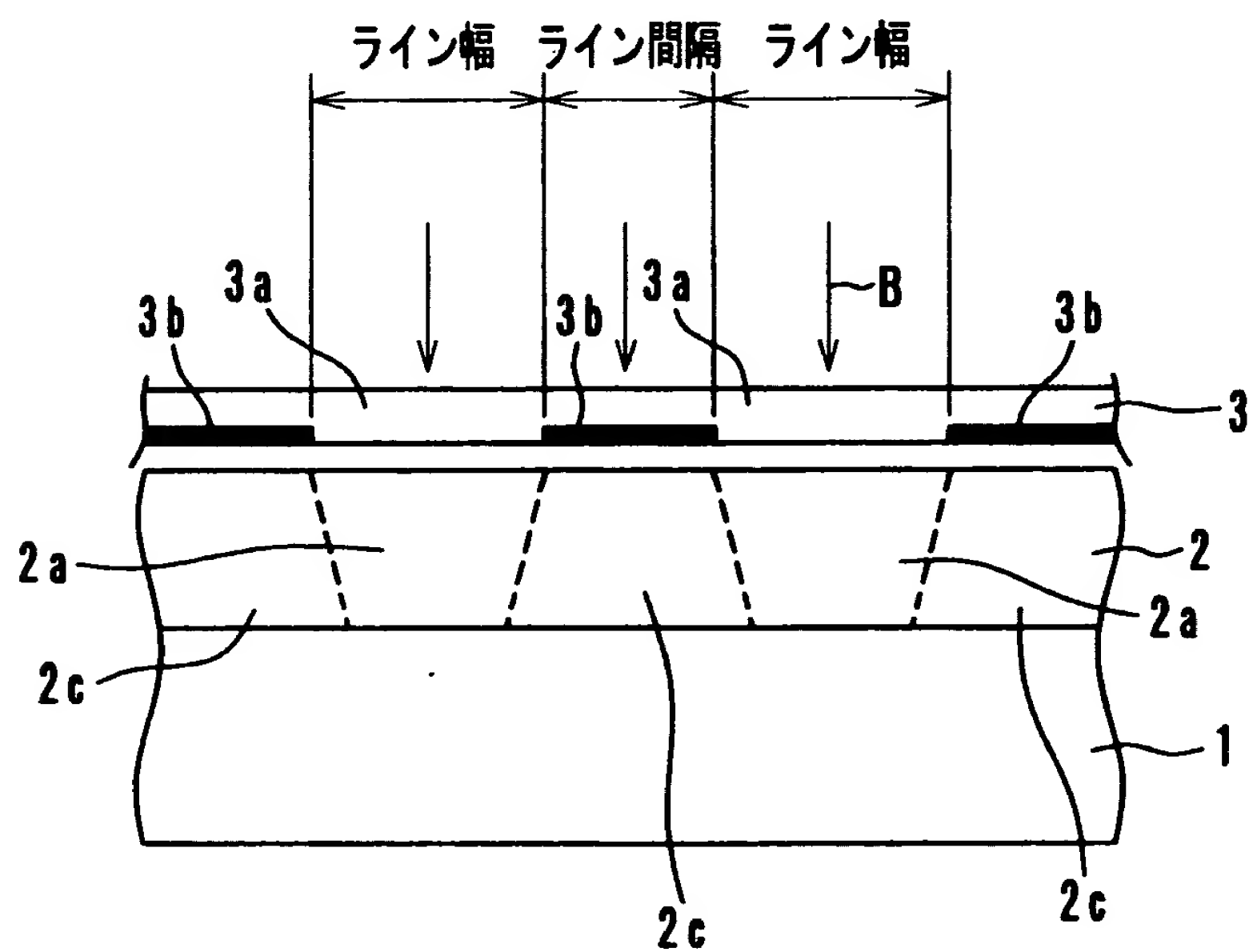
【図 3】



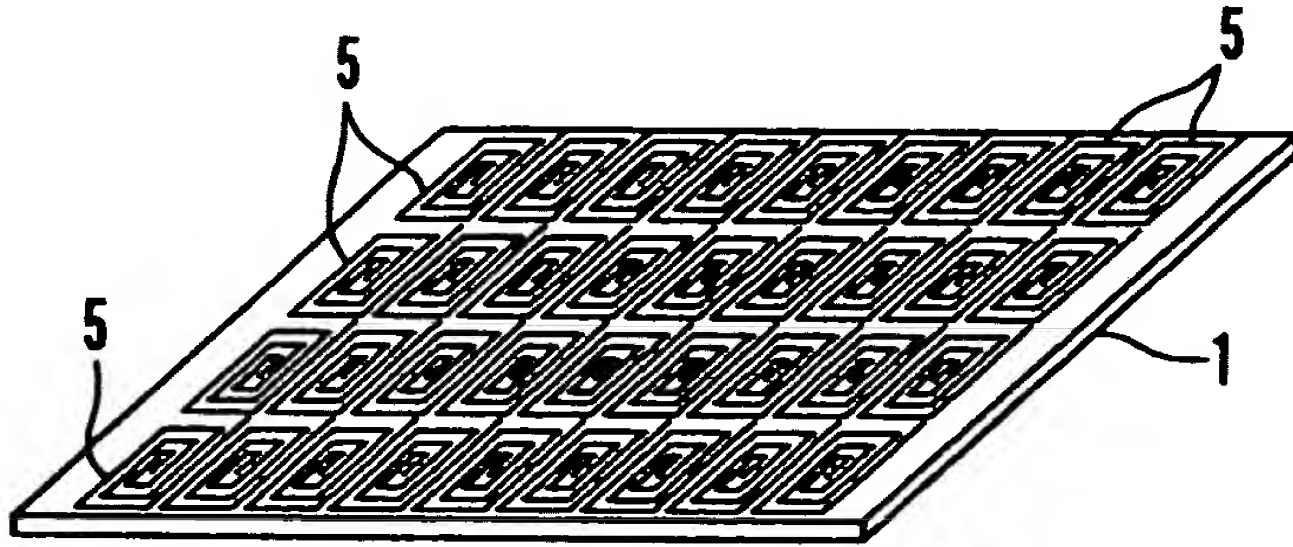
【図 4】



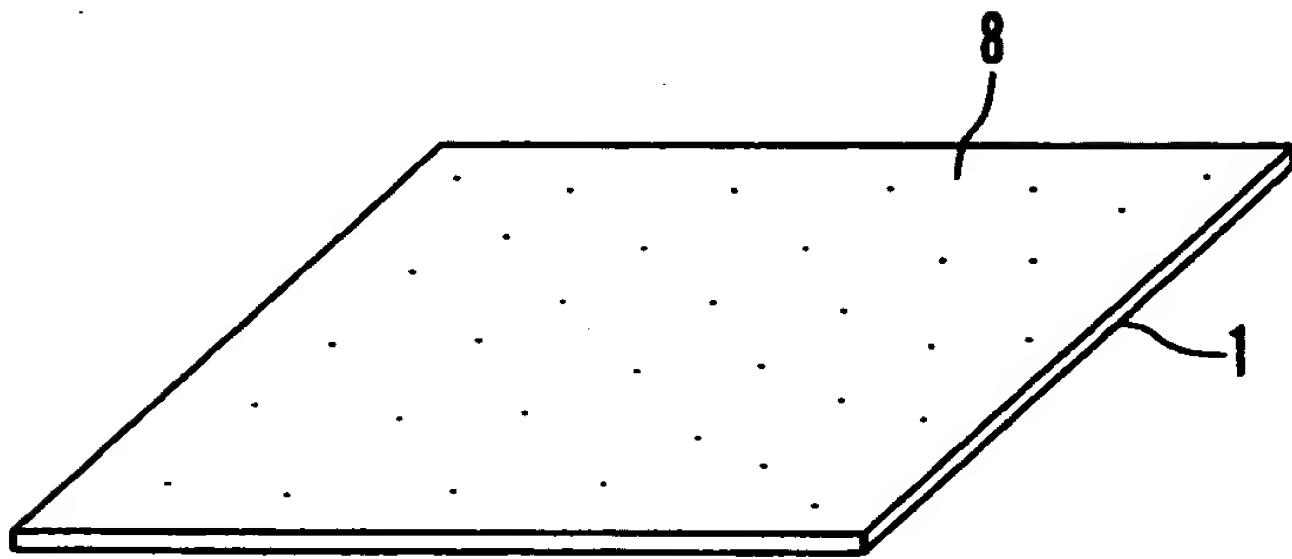
【図 5】



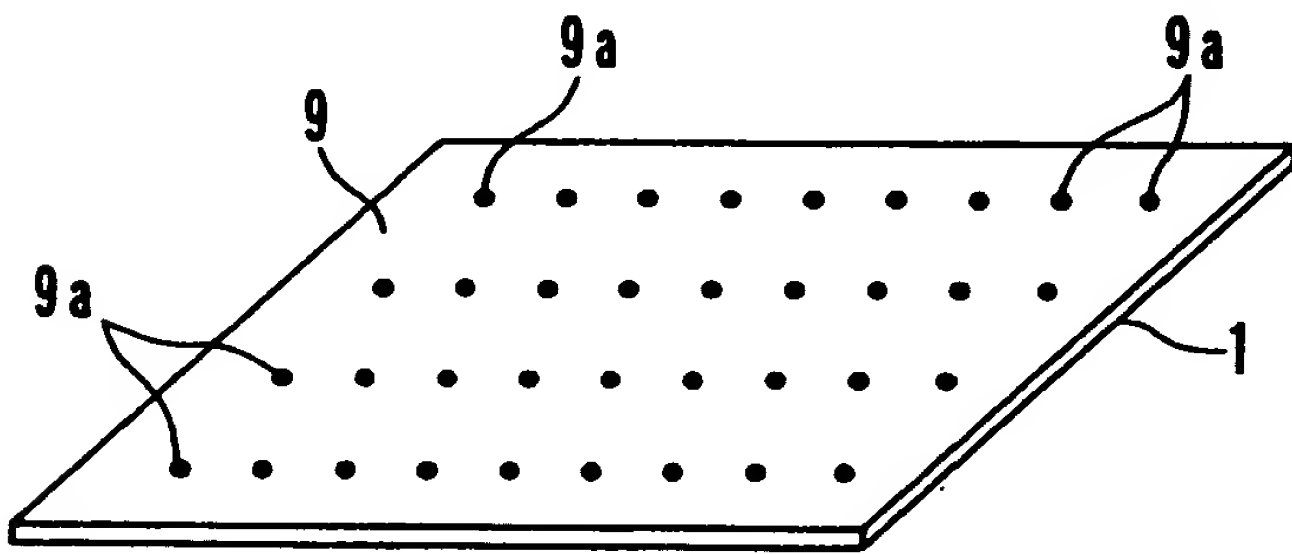
【図 6】



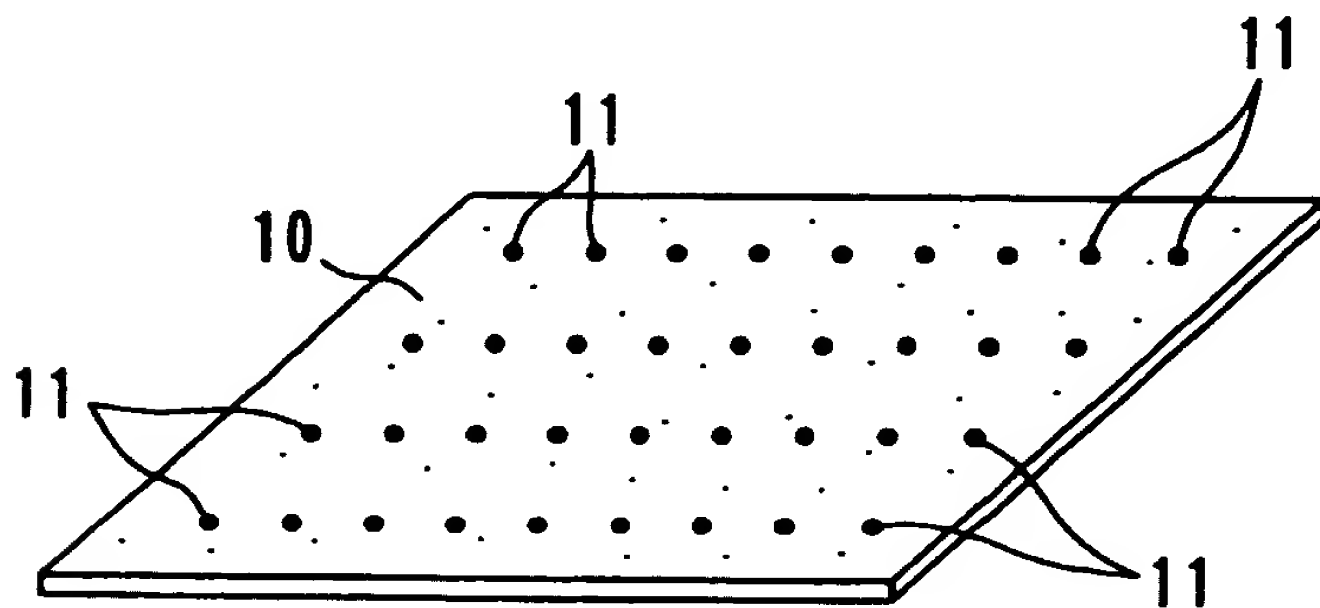
【図 7】



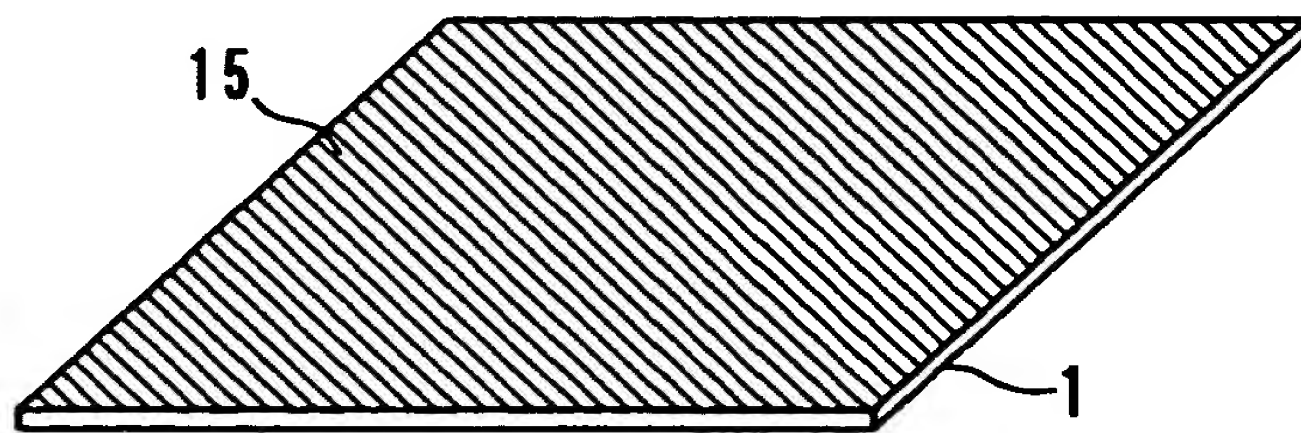
【図 8】



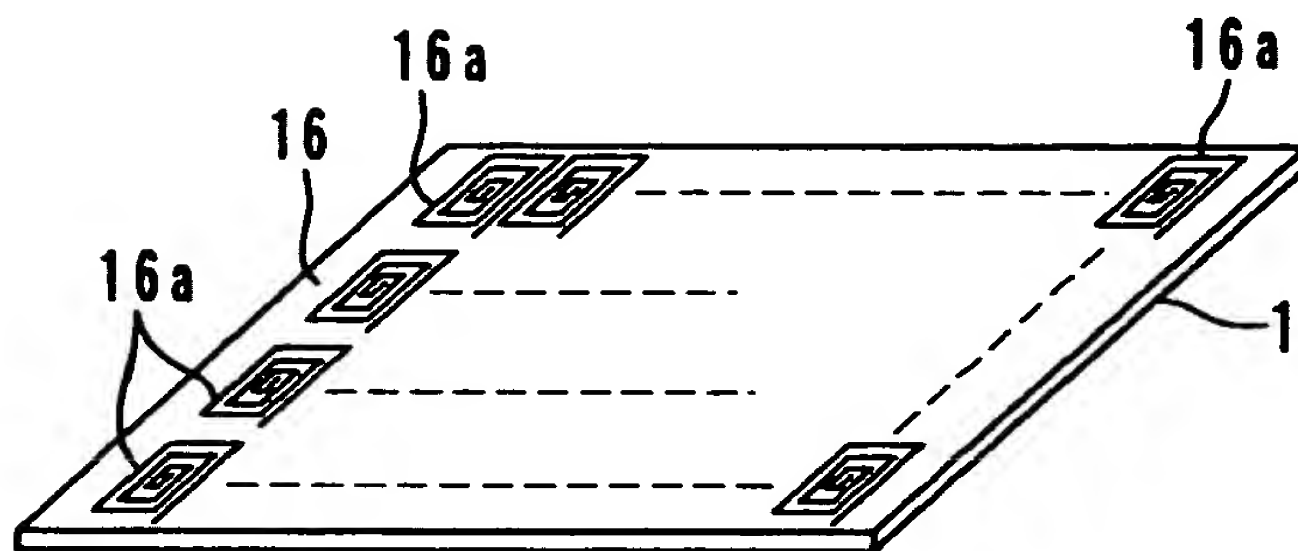
【図 9】



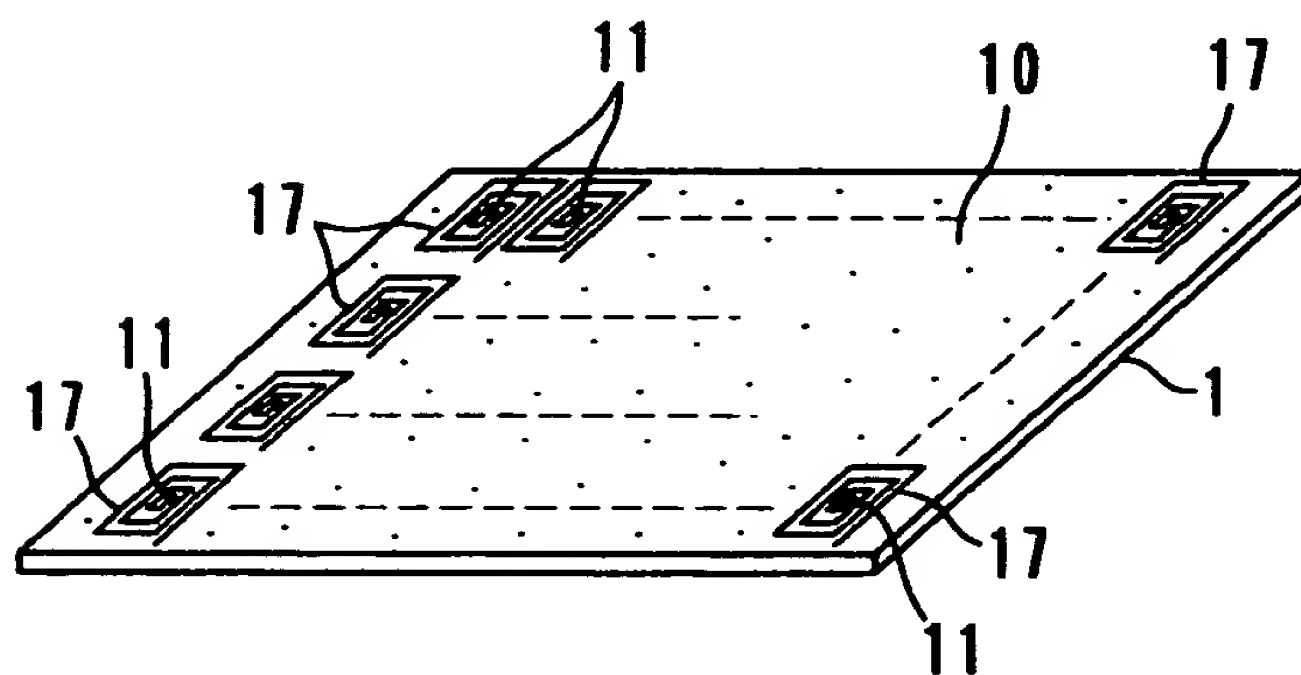
【図 1 0】



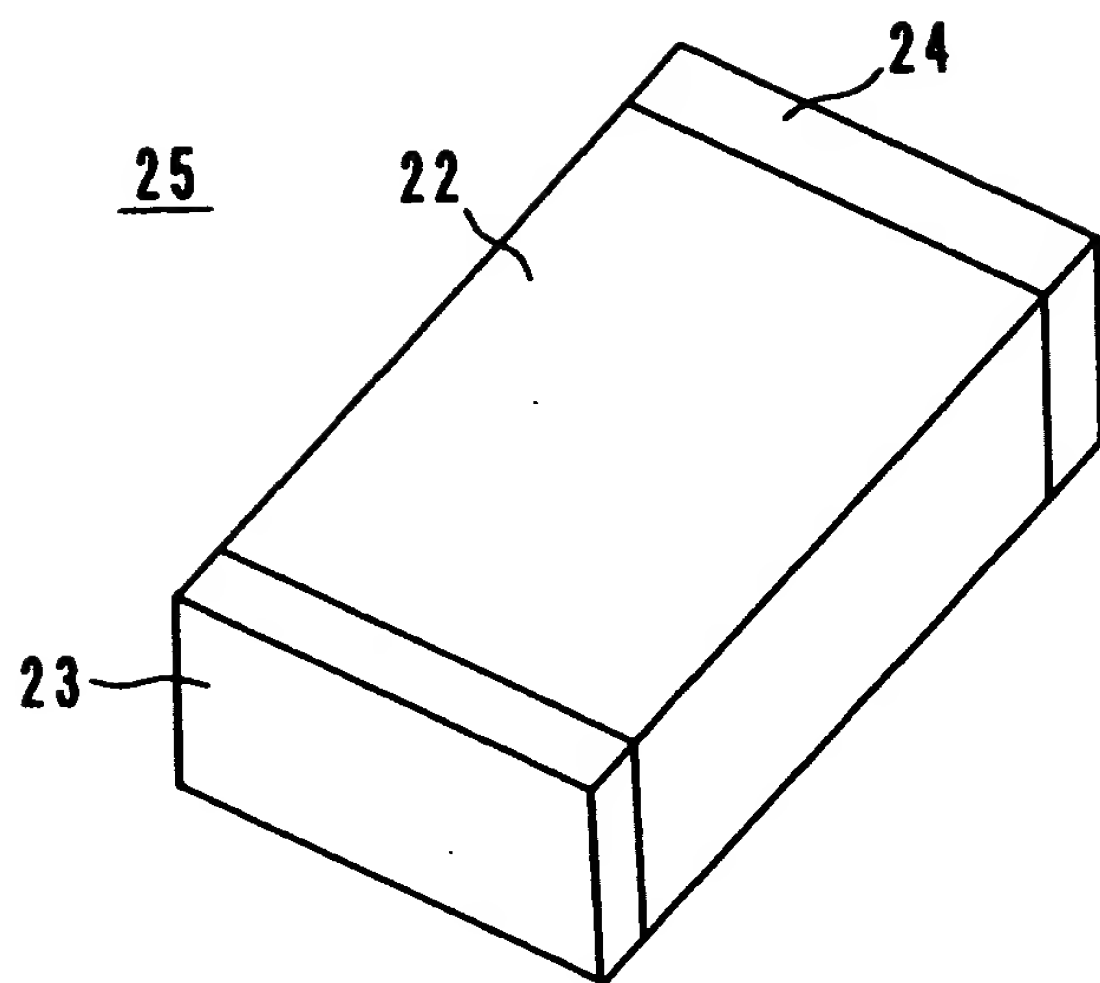
【図 1 1】



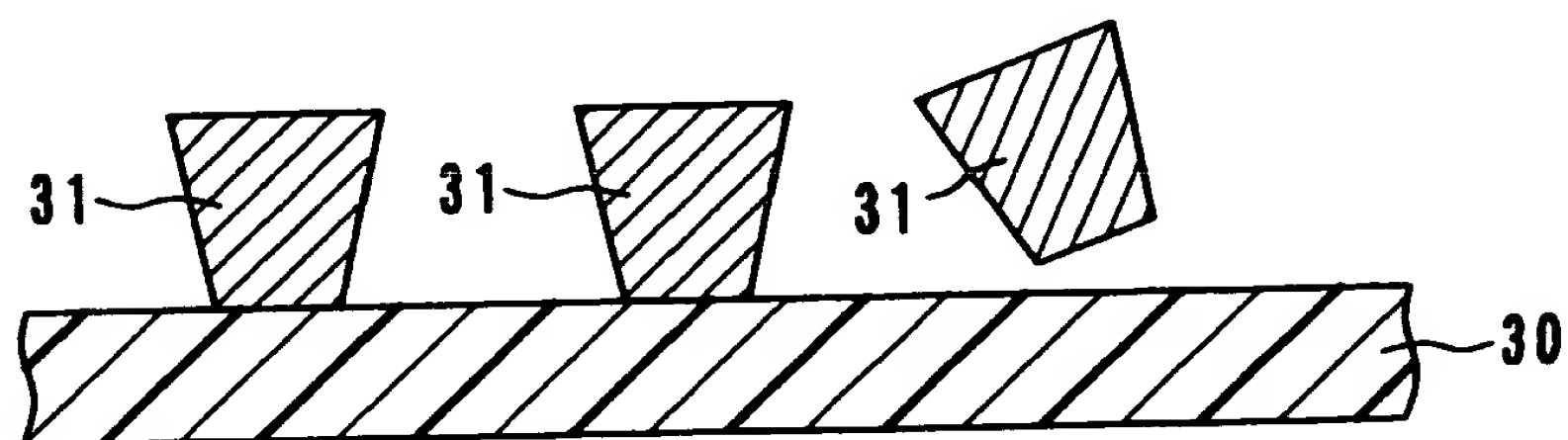
【図 1 2】



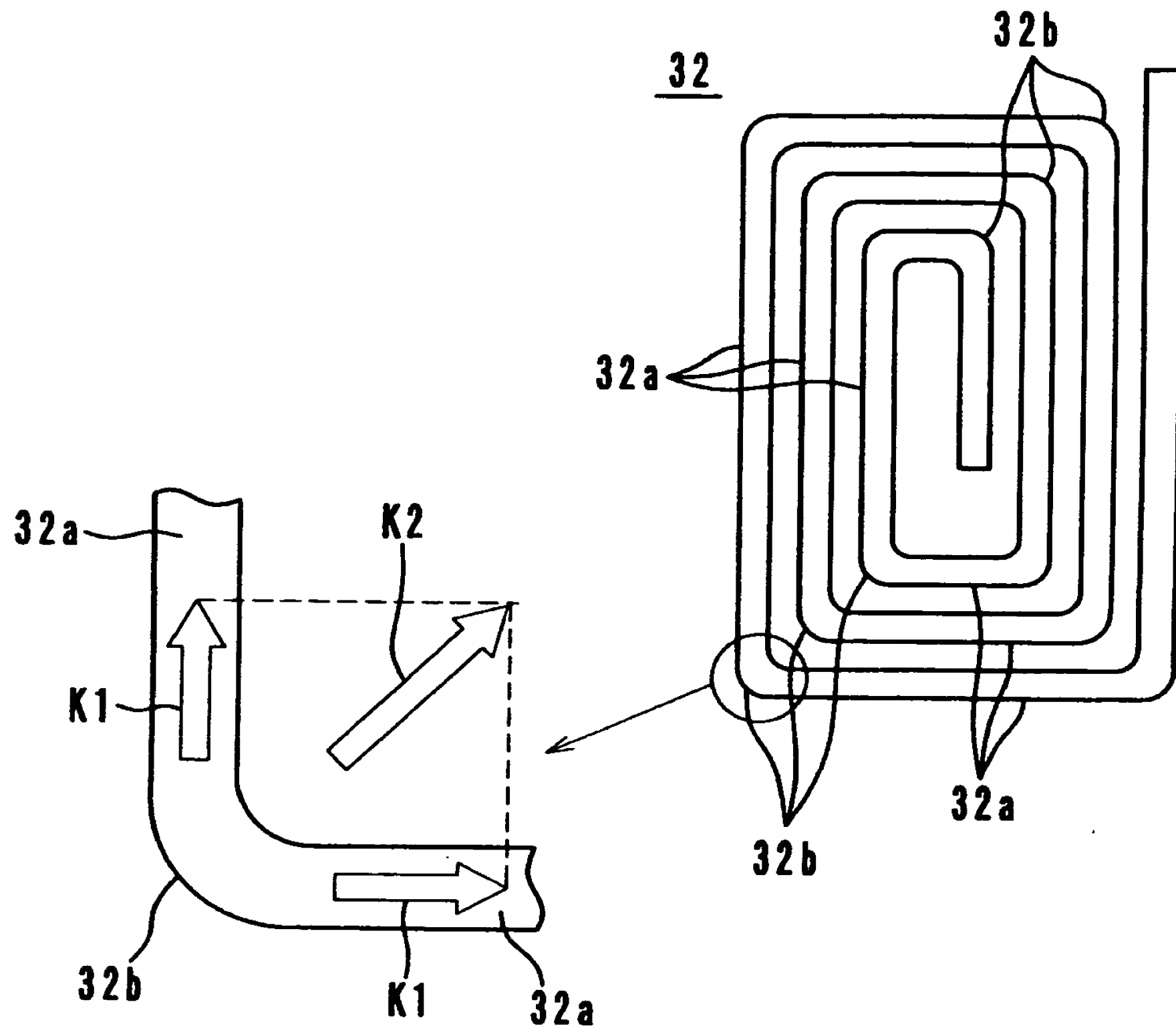
【図 13】



【図 14】



【図 1 5】



【書類名】 要約書

【要約】

【課題】 コーナ部が基板から剥がれて浮いてしまう現象を抑えることができる導体パターンおよび該導体パターンを備えた電子部品を提供する。

【解決手段】 インダクタ用導体パターン 5 は、渦巻形状をしており、直線部 5 a とコーナ部 5 b を有している。そして、このインダクタ用導体パターン 5 は、その横断面の底面幅が表面幅以下である。さらに、コーナ部 5 b の横断面の底面幅は直線部 5 a の横断面の底面幅より太くなるように設定されている。

【選択図】 図 1

出願人履歴情報

識別番号 [000006231]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 京都府長岡京市天神二丁目26番10号

氏 名 株式会社村田製作所